

<b>KARTA OPISU MODUŁU KSZTAŁCENIA</b>		
Nazwa modułu/przedmiotu <b>Programmable Digital Systems</b>		Kod <b>1010802121010842885</b>
Kierunek studiów <b>Electronics and Telecommunications</b>	Profil kształcenia (ogólnoakademicki, praktyczny) <b>ogólnoakademicki</b>	Rok / Semestr <b>1 / 2</b>
Ścieżka obieralności/specjalność <b>Information and Communication</b>	Przedmiot oferowany w języku: <b>angielski</b>	Kurs (obligatoryjny/obieralny) <b>obligatoryjny</b>
Stopień studiów: <b>II stopień</b>	Forma studiów (stacjonarna/niestacjonarna) <b>stacjonarna</b>	
Godziny Wykłady: <b>1</b> Ćwiczenia: <b>-</b> Laboratoria: <b>2</b> Projekty/seminaria: <b>-</b>		Liczba punktów <b>4</b>
Status przedmiotu w programie studiów (podstawowy, kierunkowy, inny) (ogólnouczelniany, z innego kierunku) <b>kierunkowy z danego kierunku</b>		
Obszar(y) kształcenia i dziedzina(y) nauki i sztuki <b>nauki techniczne</b> <b>nauki techniczne</b>		Podział ECTS (liczba i %) <b>4 100%</b> <b>4 100%</b>
<b>Odpowiedzialny za przedmiot / wykładowca:</b> dr inż. Adam Łuczak email: aluczak@multimedia.edu.pl tel. +48 6653840 Wydział Elektroniki i Telekomunikacji ul. Piotrowo 3A 60-965 Poznań		
<b>Wymagania wstępne w zakresie wiedzy, umiejętności, kompetencji społecznych:</b>		
<b>1</b>	<b>Wiedza:</b>	1. Posiada podstawową wiedzę w zakresie algebry Boole'a. 2. Posiada wiedzę w zakresie programowania w językach C/C++. 3. Posiada ogólną wiedzę o cyfrowych układach kombinacyjnych i sekwencyjnych. 4. Posiada ogólną wiedzę o cyfrowej reprezentacji sygnałów i arytmetyce binarnej.
<b>2</b>	<b>Umiejętności:</b>	1. Potrafi pozyskiwać informacje z literatury i baz danych oraz innych źródeł w języku polskim lub angielskim. 2. Potrafi się posługiwać językami programowania wysokiego poziomu C/C++.
<b>3</b>	<b>Kompetencje społeczne</b>	1. Zna ograniczenia własnej wiedzy i umiejętności, rozumie konieczność dalszego doształcania się. 2. Potrafi realizować projekty zespołowe.
<b>Cel przedmiotu:</b> Poznanie grupy układów programowalnych (FPGA), ich budowy wewnętrznej i cech funkcjonalnych. Poznanie technik projektowania uwzględniających specyfikę układów programowalnych FPGA. Wprowadzenie do modelowania i testowania projektów dla układów FPGA. Zapoznanie z językami opisu sprzętu. Wprowadzenie do języka Verilog. Poznanie sposobów projektowania i opisu podstawowych struktur układu cyfrowego (automatu, potoki, elementy pamięciowe, FIFO, LIFO). Pokazanie typów magistral komunikacyjnych i sposobów ich projektowania.		
<b>Efekty kształcenia i odniesienie do kierunkowych efektów kształcenia</b>		
<b>Wiedza:</b>		
1. Ma podstawową wiedzę o trendach rozwojowych w zakresie układów programowalnych - [K2_W01,K2_W02] 2. Posiada wiedzę wystarczającą do projektowania wyspecjalizowanych układów cyfrowych do zastosowania w układach programowalnych. - [K2_W01,K2_W02] 3. Zna zasadę działania podstawowych interfejsów komunikacyjnych. - [K2_W01,K2_W02] 4. Zna zasady projektowania podstawowych elementów układów cyfrowych (automaty, potoki). - [K2_W01,K2_W02]		
<b>Umiejętności:</b>		

<p>1. Potrafi pozyskiwać dane z literatury i innych źródeł, potrafi integrować uzyskane informacje, dokonywać ich interpretacji, a także formułować i uzasadniać opinie. - [K2_U01]</p> <p>2. Potrafi opisać elementy układu cyfrowego w postaci modułu języka Verilog. - [K2_U04]</p> <p>3. Potrafi testować i weryfikować poprawność działania układu cyfrowego. - [K2_U04,K2_U12]</p> <p>4. Potrafi wykorzystać poznane techniki projektowe do zaprojektowania układu cyfrowego. - [K2_U04,K2_U12,K2_U18]</p> <p>5. Posiada umiejętność korzystania z nowoczesnych narzędzi wspomagania projektowania i syntezy układów cyfrowych dla platformy układów FPGA. - [K2_U15,K2_U18]</p>
<p><b>Kompetencje społeczne:</b></p> <p>1. Jest otwarty na możliwości ciągłego dokształcania się i rozumie konieczność podnoszenia kompetencji zawodowych. - [K2_K04]</p> <p>2. Ma podstawową wiedzę niezbędną do rozumienia pozatechnicznych uwarunkowań działalności inżynierskiej; zna podstawowe zasady bezpieczeństwa i higieny pracy. - [K2_K05]</p> <p>3. Ma poczucie odpowiedzialności za zaprojektowane systemy elektroniczne i telekomunikacyjne. - [K2_K06]</p>

<b>Sposoby sprawdzenia efektów kształcenia</b>		
Egzamin pisemny (pytania testowe) lub ustny. Raporty (Sprawozdanie) z jednolitych tematycznie bloków ćwiczeń laboratoryjnych oraz pisemne sprawdzenie przygotowanie do zajęć.		
<b>Treści programowe</b>		
<p>?       Rozwój układów programowalnych, rys historyczny, układy GAL, PAL, CPLD,</p> <p>?       Opis technologii układów programowalnych FPGA, cechy układów, wielkość, technologia wykonania, opis głównych rodzin układów (XILINX, ALTERA, LATTICE),</p> <p>?       Budowa układów programowalnych FPGA - komórka podstawowa (rejestr, LUT), elementy specjalne: pamięci BRAM, bloki DSP, menadżer zegara PLL, DCM, ADCM, gigabitowe porty komunikacyjne GTP, GTX, GTH, SerDes.</p> <p>?       Techniki projektowanie układów cyfrowych pod układy FPGA ? arytmetyka równoległa, szeregową, rozproszoną, efektywne wykorzystanie bloków DSP i pamięci BRAM.</p> <p>?       Język Verilog ? podstawy języka, przykłady systemów wspomagania projektowania.</p> <p>?       Projektowanie podstawowych struktur układów cyfrowych ? automaty, potoki, elementy pamięciowe, kolejki FIFO, LIFO, przykłady w języku Verilog.</p> <p>?       Magistrale komunikacyjne ? standardy AMBA, CoreConnect,, WishBone, sieci NoC.</p> <p>?       Programowanie i testowanie układów programowalnych FPGA ? interfejs JTAG, pamięci konfiguracyjne FLASH, ochrona danych (szyfrowanie AES).</p>		
<b>Literatura podstawowa:</b>		
<p>1. Łuba T. (red.), Rawski M., Tomaszewicz P., Zbierchowski B.: Synteza układów cyfrowych, Wydawnictwa Komunikacji i Łączności, Warszawa 2003</p> <p>2. Hajduk Z.: Wprowadzenie do języka Verilog, BTC, Warszawa 2009.</p> <p>3. Synteza i optymalizacja układów cyfrowych, Giovanni De Micheli, WNT.</p> <p>4. Język VHDL, Kelvin Skahill, WNT.</p> <p>5. Synteza i analiza układów cyfrowych, Autor: Halina Kamionka-Mikuła, Hanryk Małysiak, Bolesław Pochopień, WKŁ.</p>		
<b>Literatura uzupełniająca:</b>		
<p>1. Zbysiński P., Pasierbiński J.: Układy programowalne pierwsze kroki, Wydawnictwo BTC, Warszawa 2004,</p> <p>2. Łuba T.: Synteza układów logicznych. Oficyna Wyd. PW, Warszawa, 2005.</p>		
<b>Bilans nakładu pracy przeciętnego studenta</b>		
<b>Czynność</b>	<b>Czas (godz.)</b>	
1. Udział w wykładach	15	
2. Udział w ćwiczeniach laboratoryjnych	30	
3. Przygotowania do laboratorium i opracowania raportu (sprawozdania)	25	
4. Studiowanie literatury (podręczniki, katalogi):	10	
5. Przygotowania do egzaminu	15	
6. Udział w egzaminie	2	
7. Konsultacje z prowadzącymi wykład i ćwiczenia	3	
<b>Obciążenie pracą studenta</b>		
<b>forma aktywności</b>	<b>godzin</b>	<b>ECTS</b>

**Wydział Elektroniki i Telekomunikacji**

Łączny nakład pracy	100	4
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	50	1
Zajęcia o charakterze praktycznym	65	3